



乐鑫 ESP32-S3+CJC8910 适配问题及解决方法_2025.9.23

一、CJC8910 为什么不能直接替代 8311

CJC8910 与 8311 脚位是共用的，但寄存器不同，所以需要主控 IC (ESP32) 的软件驱动进行适配方可正常工作。

二、调试过程中出现的问题及当前调试结果

问题 1: ESP32 的 I2S 主时钟输出与 CJC8910 的时钟要求不匹配。ESP32-S3 的 I2S 主时钟 MCLK 输出频率有限制，且默认分频关系无法直接满足 CJC8910 在正常模式下的要求 (MCLK=12.288MHz)。

问题解析: ESP32-S3 的 I2S 主时钟 MCLK 通常由 APLL 或 PLL_D2_CLK 分频得到，其频率需满足 $MCLK = 256 * sample_rate$ 或 $512 * sample_rate$ 等关系。若目标采样率为 48kHz，则理想的 MCLK 应为 12.288MHz。但 ESP32-S3 的时钟树配置需要精确计算分频系数，且可能存在频率误差或不支持精确的 12.288MHz。

解决方法: 采用 CJC8910 的 USB 模式，该模式对 MCLK 的要求更为灵活 (支持 12MHz 或 24MHz)。

①**配置 CJC8910 为 USB 模式: 通过寄存器设置 (如 R8) 选择 USB 模式。**

②**配置 ESP32-S3 I2S 时钟: 设置 ESP32-S3 输出 MCLK = 12MHz。**

例如: 在 ESP-IDF 的 I2S 配置中, 设置 `mclk_multiple = I2S_MCLK_MULTIPLE_256` (对于 48kHz, $MCLK \approx 12.288MHz$) 可能不精确, 可尝试设置 `mclk_multiple = I2S_MCLK_MULTIPLE_384` (对于 48kHz, $MCLK \approx 18.432MHz$) 后再通过内部分频逼近 12MHz, 或使用 `sample_rate = 46875 Hz` 使 $256 * 46875 = 12k Hz$ 。

③**最终成功的分频关系参考:**

MCLK = 12 MHz



$BCLK = 64 * FS \approx 3.072 \text{ MHz}$ (对于 48kHz) 或 1.536 MHz (对于 24kHz)

LRCK = 所需采样率 (如 48kHz、16kHz、8kHz)

问题 2: ESP32-S3 通过 I2C 读写 CJC8910 寄存器失败, 无法完成初始化。

问题解析:

- ①CJC8910 的 I2C 通信需要在操作期间持续提供 MCLK。
- ②ESP32-S3 的 I2C 主机驱动配置 (如时钟速度、时序) 可能不匹配。
- ③CJC8910 使用 7 位寄存器地址 + 9 位寄存器值, 与常见的 8 位地址 + 8 位值不同, ESP32-S3 的驱动可能需要特殊处理。

解决方法:

- ①**确保 MCLK 先于 I2C 配置:** 在初始化 I2S 并输出 MCLK 后, 再进行 I2C 寄存器配置。
- ②**确认 I2C 设备地址:** 根据 CE 引脚电平确定 7 位地址 (CE=1 时为 0x19) 。
- ③**使用正确的 I2C 命令:** 由于 CJC8910 的寄存器值位宽为 9 位, 需要将 bit8 与 7 位寄存器地址组合成一个字节发送。

写寄存器示例 (写 R0=0x0134) :

寄存器地址 = 0x00

数据高字节 = $(0x00 | (0x134 \gg 8)) = 0x01$ (包含寄存器地址 bit[6:0] 和 数据 bit8)

数据低字节 = 0x34 (数据 bit[7:0])

- ④**调整 I2C 时钟速度:** 尝试降低 ESP32-S3 的 I2C 时钟频率 (如 100kHz 或 50kHz) 以确保稳定性。
- ⑤**检查接线与上拉电阻:** 确保 SDA、SCL 线路有适当的上拉电阻 (通常 4.7kΩ) 。



问题 3: 音频播放或录音时出现噪声、破音、音量异常。

问题解析:

- ①时钟抖动: ESP32-S3 的 I2S 时钟可能存在抖动, 影响音频质量。
- ②增益设置不当: CJC8910 的模拟和数字增益寄存器未针对实际硬件 (麦克风灵敏度、功放增益) 进行优化。
- ③电源噪声: 数字电源噪声耦合到模拟部分。

解决方法:

- ①**优化时钟配置:** 确保 ESP32-S3 使用高质量的时钟源 (如外部晶振), 并尝试不同的 mclk_multiple 配置以减少时钟误差。
- ②**调整增益寄存器:**
 - 1) 逐步增加 R2 (模拟输出增益) 和 R10 (数字 DAC 音量), 例如 R2 由 0x79 调至 0x7C, R10 由 0xFF 调至 0xC9。
 - 2) 录音音量小或不清: 逐步增加 R0 (PGA 增益) 和 R21 (数字 ADC 音量), 例如 R0 由 0x17 调至 0x19, R21 由 0xC3 调至 0xC7。注意避免过增益导致削波。
- ③**硬件优化:**
 - 1) 为模拟电源 AVDD 使用 LDO 进行滤波隔离。
 - 2) 检查麦克风偏置电路, 确保符合 CJC8910 要求 (如偏置电阻配置)。
 - 3) 合理布局, 将模拟地与数字地单点连接。